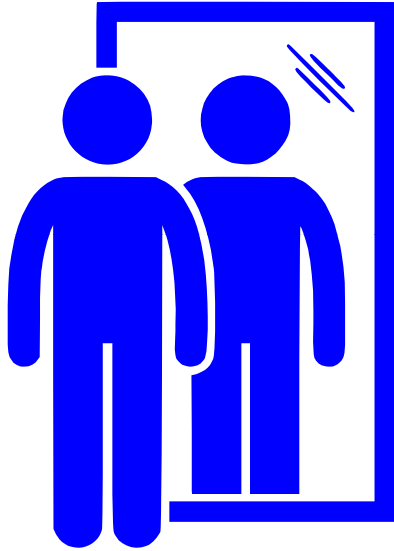
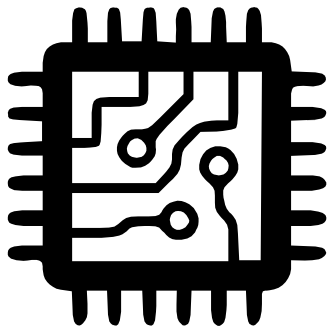


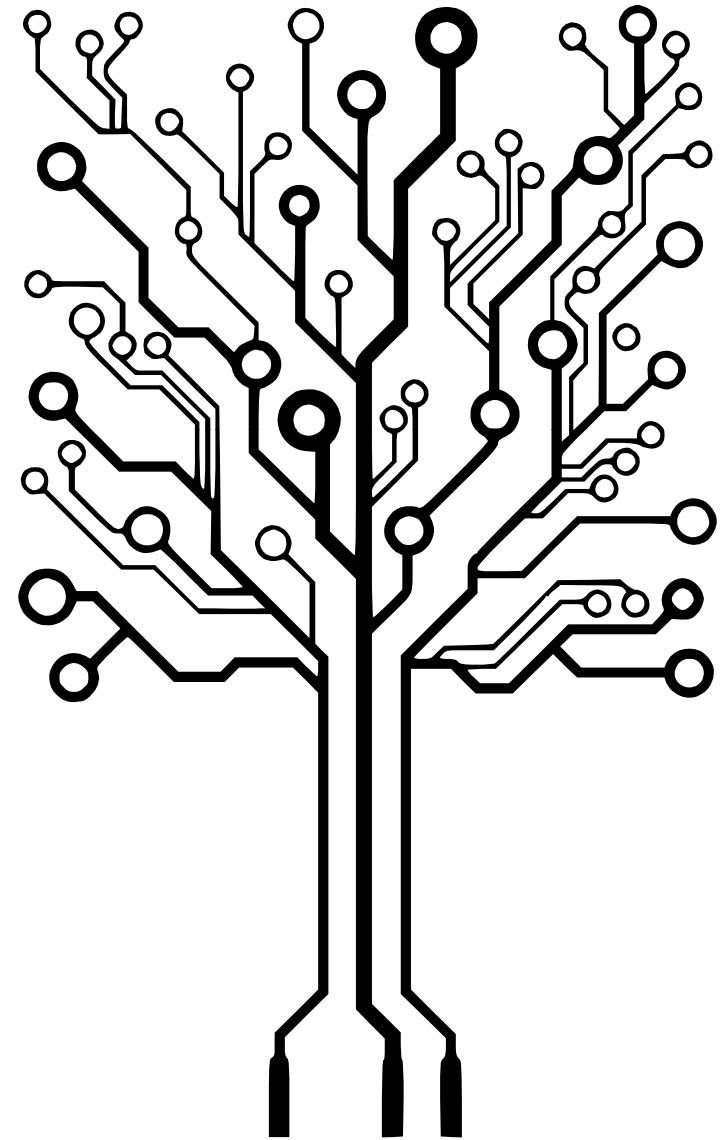
بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



فصل پنجم: آیینه‌های جریان فعال و غیرفعال

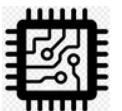
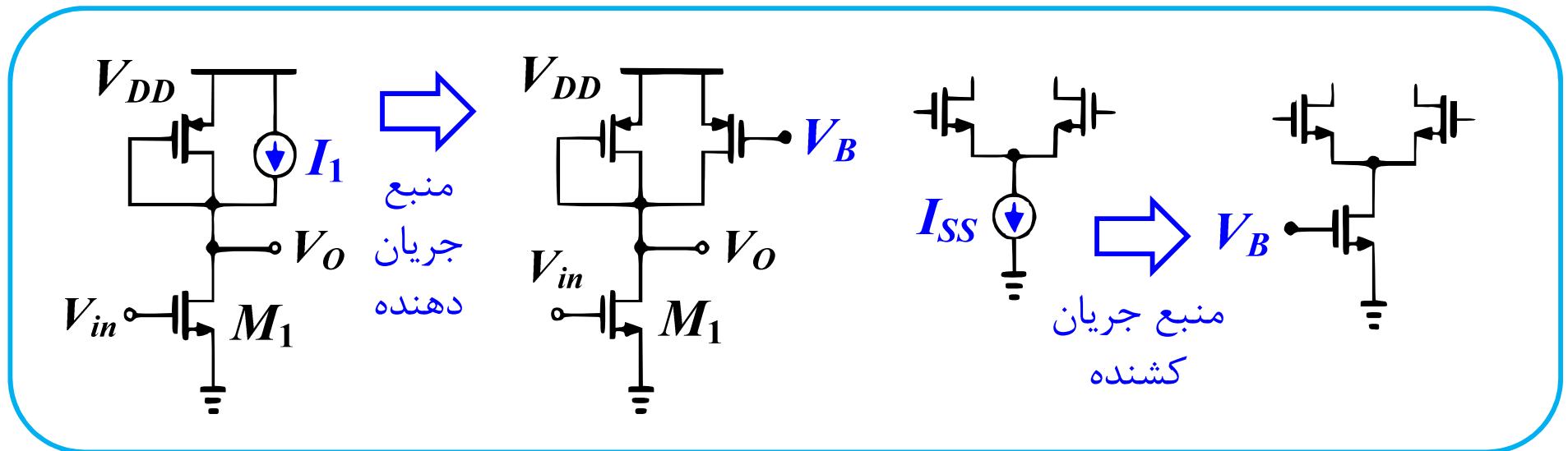


- ۱- آیینه جریان پایه
- ۲- آیینه جریان کسکود
- ۳- آیینه جریان فعال
- ۴- راهکارهای تغذیه مدارها

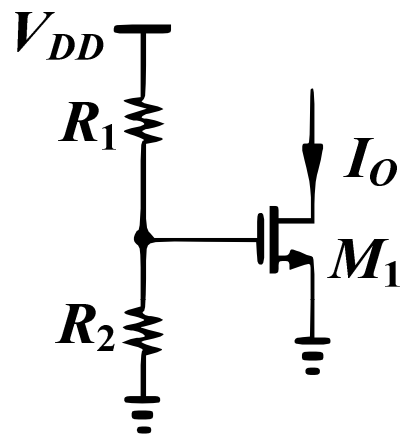


منابع جریان

- منابع جریان کاربرد گسترده‌ای در طراحی مدارهای الکترونیک آنالوگ و به منظور تغذیه و پردازش سیگنال‌ها دارند. از این منابع، در پیاده‌سازی مبدل‌های داده (دیجیتال به آنالوگ و آنالوگ به دیجیتال) و تغذیه سایر بلوک‌های آنالوگ استفاده می‌شود.
- عمده کاربرد آینه‌های جریان در طراحی تقویت‌کننده‌های عملیاتی یا آپ‌امپ‌ها است.
- با استفاده از آینه‌های جریان فعال می‌توان در حالت ac به مقاومت‌های بزرگی دست یافت به گونه‌ای که به افت ولتاژ زیاد در حالت dc (همانند مقاومت اهمی)، نیاز نداشته باشند.
- با توجه به نوع پمپاژ جریان به مدار، منابع جریان به دو دسته «دهنده» و «کشنده» تقسیم‌بندی می‌شوند.



منبع جریان پایه



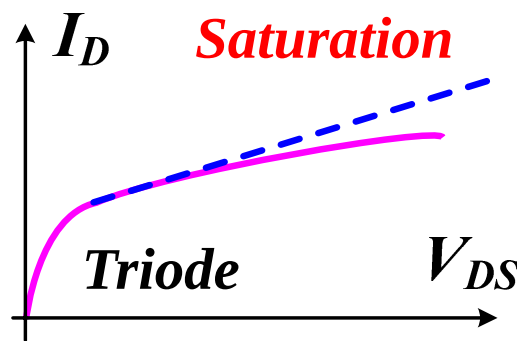
$$I_O \approx \frac{1}{2} \mu_n C_{ox} \frac{W}{L} \left(\frac{R_2}{R_1 + R_2} V_{DD} - V_{TH} \right)^2 (1 + \lambda V_{DS})$$

○ با فرض آنکه ترانزیستور مدار روبرو، در ناحیه اشباع باشد:

○ هر دو متغیر V_{TH} و μ_n وابسته به دما هستند.

○ در حین عملکرد عادی مدار، ولتاژ تغذیه تغییرات فراوانی را تجربه می کند.

○ ولتاژ آستانه ترانزیستورها ممکن است از ۵۰ تا ۱۰۰ میلی ولت در تراشه های مختلف تغییر کند.



$$r_O \propto \begin{cases} \frac{1}{I_D} \\ L \\ \sqrt{V_{DS}} \end{cases}$$

○ شکل، مشخصه جریان - ولتاژ یک ترانزیستور ساده

را نشان می دهد. رفتار ترانزیستور در ناحیه اشباع،

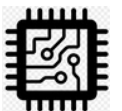
شبیه به منبع جریان است.

○ مقاومت خروجی ترانزیستور به متغیرهای روبرو

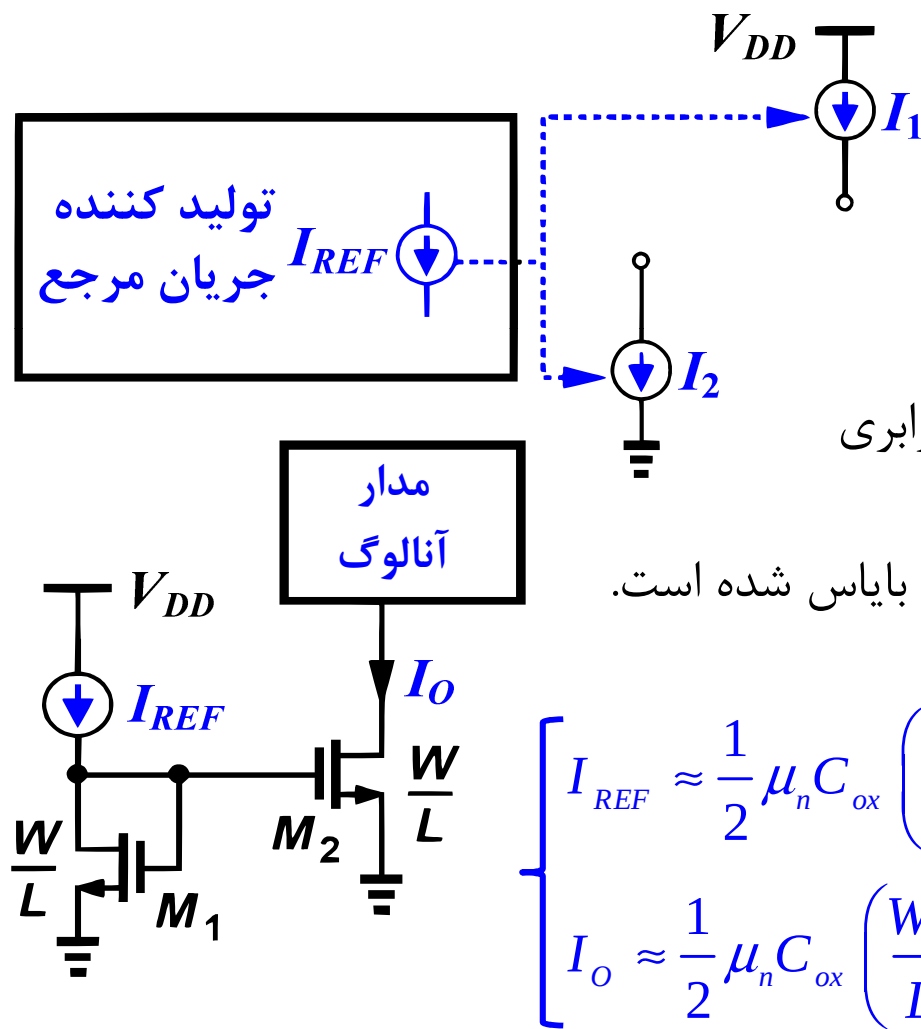
بستگی دارد :

○ لذا می بایست روش های جایگزین مطمئنی برای تحقق منابع جریان غیر حساس به تغییرات دما، ولتاژ و

پروژه ساخت پیدا کنیم.



ساخت جریان‌های مختلف از روی یک منبع جریان



○ در این فصل، در مورد نحوه ساخت منابع جریان صحبت نمی‌کنیم. فرض می‌کنیم که یک منبع جریان ایده‌آل وجود دارد و با استفاده از روش‌های کپی‌برداری دقیق، از جریان آن برای تولید جریان‌های مرجع دیگر استفاده شده است.

○ دو ترانزیستور با ابعاد یکسان که ولتاژ گیت - سورس برابری دارند و در ناحیه اشباع کار می‌کنند را در نظر بگیرید.

○ به دلیل اتصال گیت به درین، M_1 حتما در ناحیه اشباع بایاس شده است.

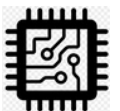
○ با صرف نظر از مدولاسیون طول کانال:

$$\begin{cases} I_{REF} \approx \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_1 (V_{GS1} - V_{TH})^2 \\ I_O \approx \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_2 (V_{GS2} - V_{TH})^2 \end{cases}$$

$V_{GS1} = V_{GS2}$

$$I_O = \frac{(W/L)_2}{(W/L)_1} I_{REF}$$

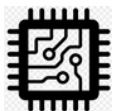
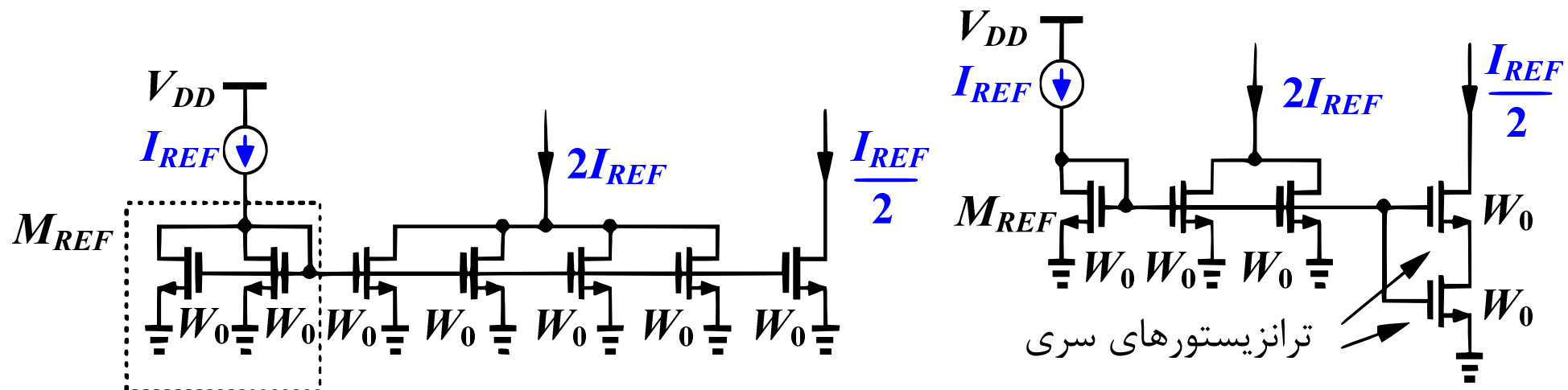
○ نسبت جریان‌ها وابسته به پروسه ساخت، ولتاژ و دما نیست. رفتار جریان کپی شده مشابه جریان اصلی است.



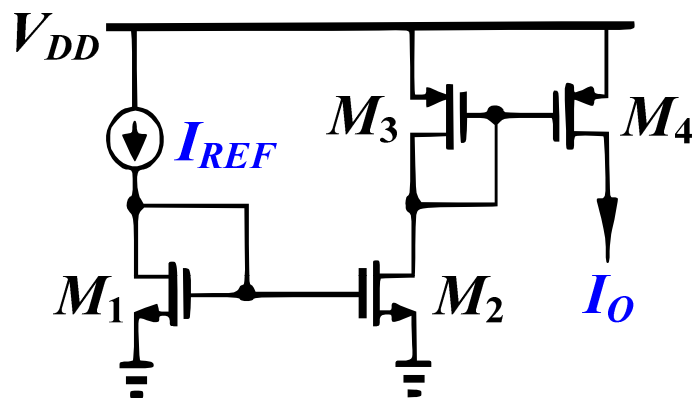
ساخت جریان‌های مختلف از روی یک منبع جریان

- برای دستیابی به تقارن بیشتر دو ترانزیستور، و از آنجا که ولتاژ آستانه تابعی از طول گیت است، طول گیت دو ترانزیستور موجود در یک آینه جریان به خصوص را برابر می‌گیرند:
 $L_1 = L_2$
- تعیین نسبت جریان‌ها تنها با تنظیم صحیح عرض ترانزیستورها انجام می‌شود.
- معمولاً ترجیح می‌دهیم که برای پیاده‌سازی آینه جریان، از یک ترانزیستور « واحد » استفاده کنیم و با تکرار این ترانزیستور استاندارد، نسبت‌های جریانی مختلف را ایجاد کنیم.
- چگونه از جریان I_{REF} ، جریان $I_{REF}/2$ تولید کنیم؟
 (الف) با دو برابر یا نصف کردن تعداد ترانزیستورهای واحد،
 (ب) با استفاده از ترانزیستورهای سری (شکل‌های زیر)

$$I_O = \frac{(W/L)_2}{(W/L)_1} I_{REF}$$



مثال

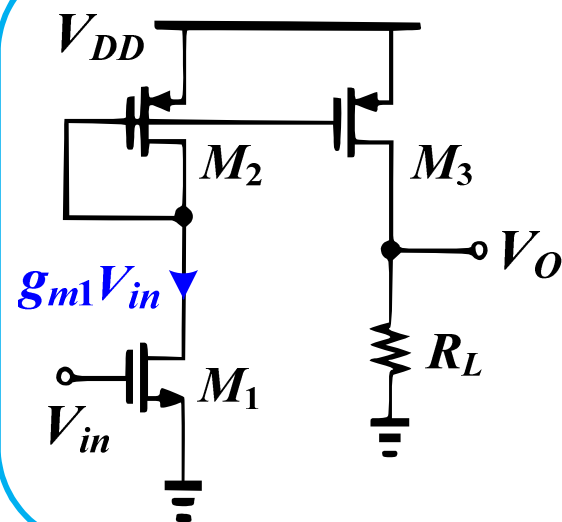


مثال: جریان خروجی را در مدار شکل بدست آورید.

جریان مرجع دو دفعه آینه شده و در هر بار، در نسبت ابعاد

ترانزیستورها ضرب شده است. لذا:

$$I_O = \left(\frac{W}{L} \right)_2 \times \left(\frac{W}{L} \right)_4 \times I_{REF} \times \left(\frac{W}{L} \right)_1 \times \left(\frac{W}{L} \right)_3$$

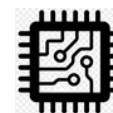


مثال: بهره ولتاژ سیگنال-کوچک را در مدار شکل محاسبه کنید.

$$\begin{cases} I_{D1} = g_{m1} V_{in} \\ I_{D2} = I_{D1} \\ I_{D3} = I_{D2} \frac{(W/L)_3}{(W/L)_2} \\ V_O = R_L \times I_{D3} \end{cases}$$

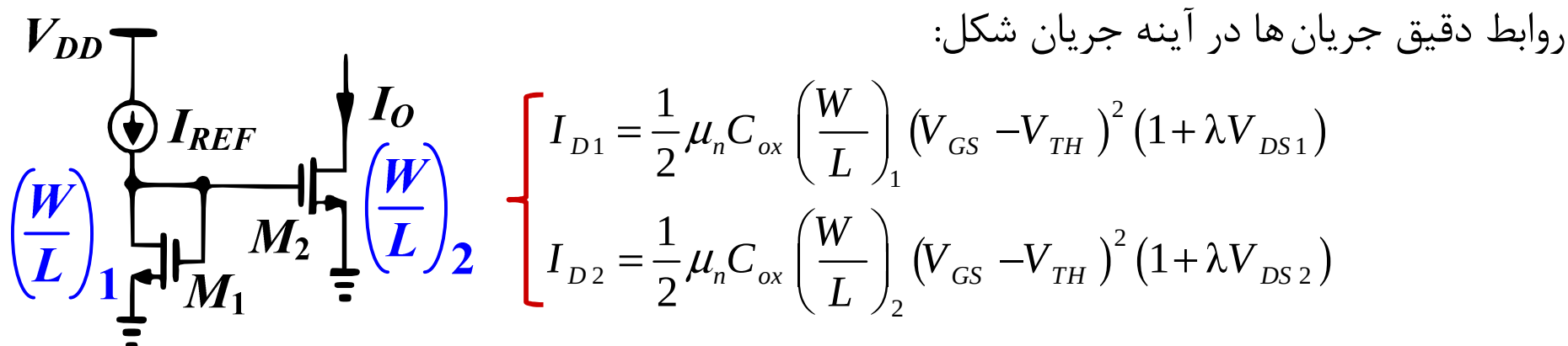


$$A_V = \frac{V_O}{V_{in}} = g_{m1} R_L \frac{(W/L)_3}{(W/L)_2}$$



مشکلات عملی در ساخت آینه‌های جریان

- معمولاً نسبت عرض به طول ترانزیستورهای آینه جریان را از ده برابر بزرگ‌تر نمی‌گیرند چرا که هنگام ساخت، این نسبت با تقریب زیادی همراه خواهد شد.
- برای دستیابی به بهره‌های جریان بالاتر، می‌توانیم تقویت جریان را در چند مرحله و با استفاده از آینه‌های جریان متعدد انجام دهیم.

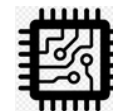


در وضعیتی که $V_{DS1} = V_{GS1} = V_{GS2}$ است، ممکن است که V_{DS1} و V_{DS2} برابر نباشد.

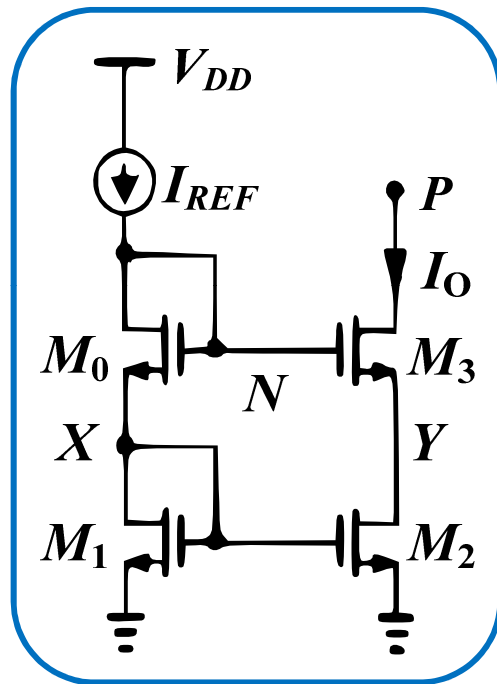
این وابستگی در نهایت باعث تغییر در بهره جریان می‌شود:

$$\frac{I_{D2}}{I_{D1}} = \frac{(W/L)_2}{(W/L)_1} \left(\frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right)$$

برای دستیابی به بهره دقیق، باید ولتاژ درین-سورس دو ترانزیستور را هم یکسان انتخاب کنیم.



آینه جریان کسکود (روش اول)



○ استفاده از ترانزیستورهای کسکود در مدار شکل این اسلاید می تواند ولتاژ درین - سورس دو ترانزیستور پایین را برابر کند.

$$(*) V_{GS0} + V_X = V_{GS3} + V_Y$$

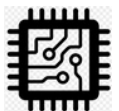
$$\left\{ \begin{array}{l} V_{GS1} = V_{GS2} \rightarrow \frac{I_O}{I_{REF}} = \frac{(W/L)_2}{(W/L)_1} \\ V_{GS0} = V_{GS3} \rightarrow \frac{I_O}{I_{REF}} = \frac{(W/L)_3}{(W/L)_0} \end{array} \right.$$

○ با فرض $V_{GS0} = V_{GS3}$

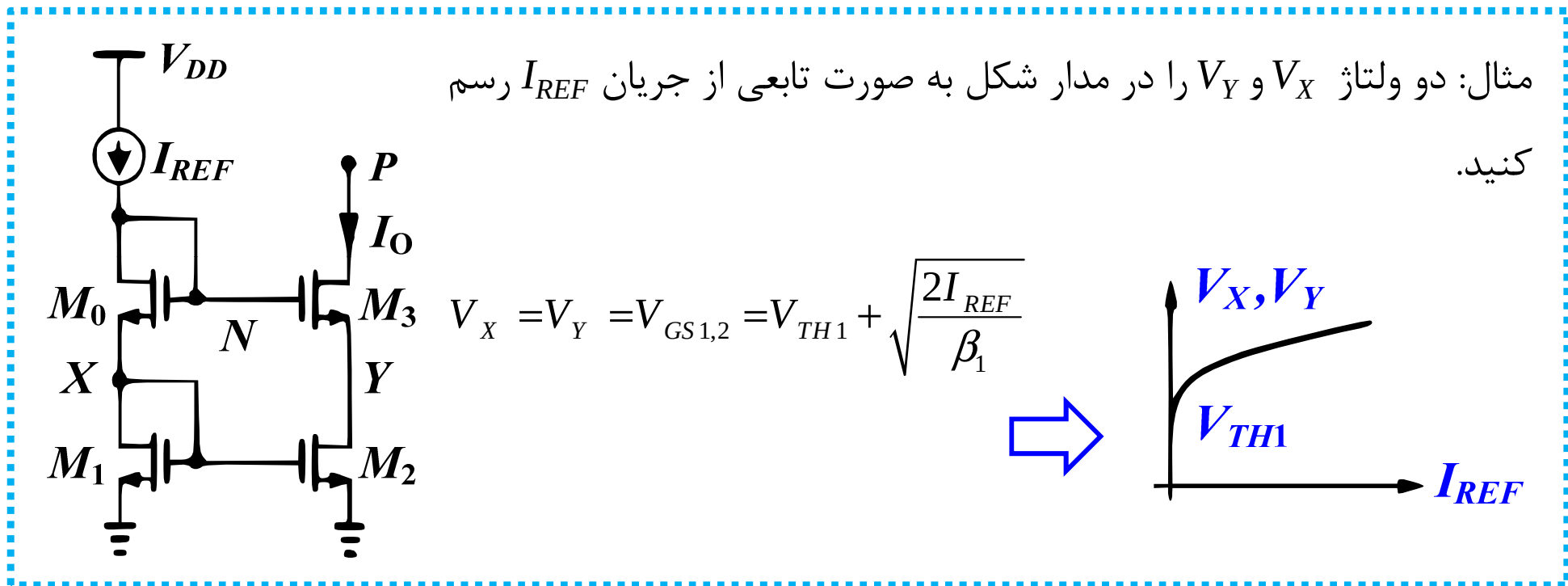
$$\frac{(W/L)_3}{(W/L)_0} = \frac{(W/L)_2}{(W/L)_1}$$

○ با ارضای رابطه بالا، فرض اولیه $V_{GS0} = V_{GS3}$ برقرار خواهد شد. لذا طبق رابطه (*), $V_X = V_Y$ شده و ولتاژ درین - سورس ترانزیستورهای M_2 و M_1 برابر خواهند شد.

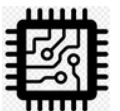
(*) نکته: آینه جریان کسکود «دهنده» با ترانزیستورهای pMOS مشابه هم وجود دارد.



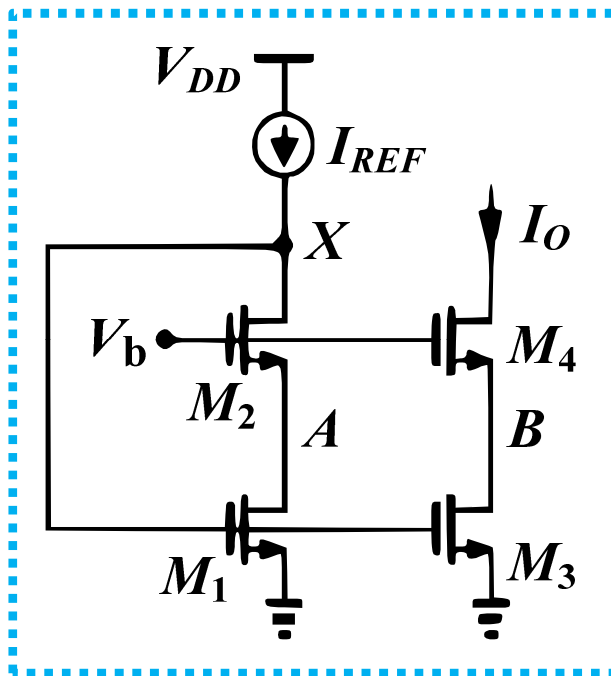
آینه جریان کسکود (روش اول)



- در مقایسه با آینه جریان عادی، آینه جریان کسکود، جریان ورودی را با دقت بالاتری کپی می کند.
- اما به دلیل برابر بودن V_Y با ولتاژ گیت- سورس M_1 ، حداقل ولتاژ در گره خروجی p به اندازه یک ولتاژ گیت- سورس از آینه جریان عادی بالاتر است.
- لذا آینه جریان کسکود به حداقل ولتاژ خروجی بالاتری نیازمند خواهد بود.



آینه جریان کسکود (روش دوم)



○ در مدار شکل، ولتاژ بایاس طوری تنظیم می شود که ترانزیستورهای M_3 و M_1 در مرز ناحیه اشباع قرار بگیرند. در حالت کلی:

$$V_{DS1} = V_b - V_{GS2}$$

○ برای آنکه ترانزیستور M_2 در ناحیه اشباع قرار گیرد:

$$V_b - V_{TH2} \leq V_X (=V_{GS1})$$

○ برای آنکه ترانزیستور M_1 در ناحیه اشباع قرار گیرد:

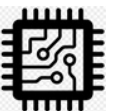
$$V_{GS1} - V_{TH1} \leq V_A (=V_b - V_{GS2})$$

○ برای تحقق دو شرط بالا:

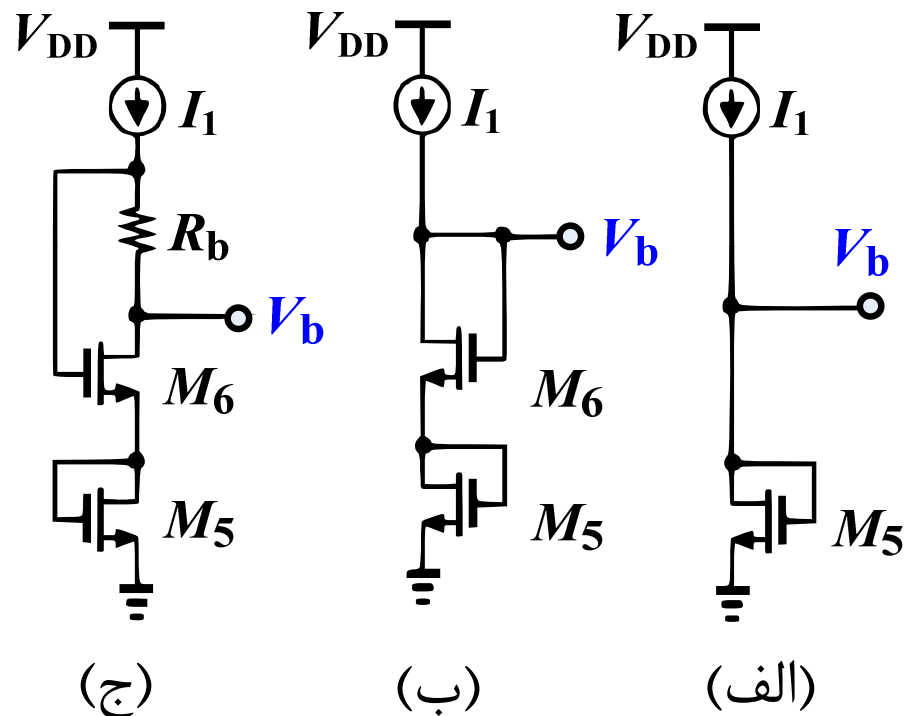
$$V_{GS2} + V_{DS,sat1} \leq V_b \leq V_{GS1} + V_{TH2}$$

$$V_{GS2} + V_{DS,sat1} \leq V_{GS1} + V_{TH2} \Rightarrow V_{GS2} \leq V_{TH2} + V_{TH1} \Rightarrow V_{DS,sat2} \leq V_{TH1}$$

○ به منظور بایاس صحیح ترانزیستورها، ولتاژ اشباع M_2 باید کوچکتر از ولتاژ آستانه M_1 باشد.



چگونگی تولید ولتاژ بایاس



$$V_{GS5} = V_{TH} + \sqrt{\frac{2I_1}{\beta_5}} \quad V_{GS6} = V_{TH} + \sqrt{\frac{2I_1}{\beta_6}}$$

$$V_{DS6} = V_{GS6} - R_b I_1$$

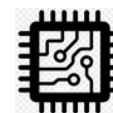
○ از شرایط ولتاژ بایاس خوب، تغییرات کم آن با تغییرات پروسه ساخت، دما و ولتاژ تغذیه است. شکل‌ها، سه اتصال ممکن برای تحقق ولتاژ بایاس مدار اسلاید قبل را نشان می‌دهند.

○ به دلیل امکان تنظیم ولتاژ بایاس با استفاده از مقاومت، ساختار شکل (ج) از محبوبیت بالاتری برخوردار است.

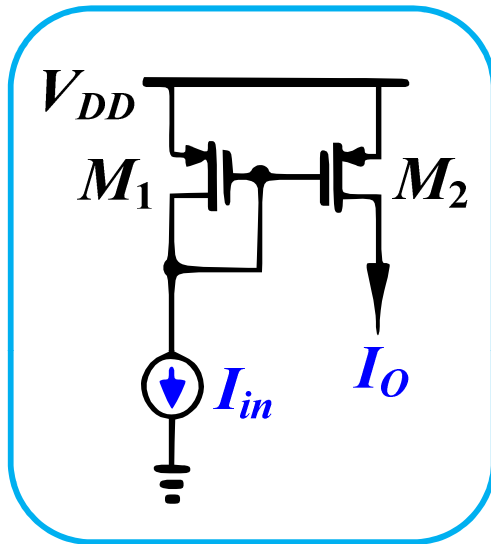
$$V_b = V_{GS5} \quad (\text{الف})$$

$$V_b = V_{GS5} + V_{GS6} \quad (\text{ب})$$

$$V_b = V_{GS5} + V_{GS6} - R_b I_1 \quad (\text{ج})$$



آینه جریان فعال



- می‌توان جریان‌های ac را هم با استفاده از آینه‌های جریان تقویت نمود.
- به کمک بار فعال ساخته شده از آینه جریان، می‌توان مقاومت بزرگ ac ساخت به گونه‌ای که در حالت dc ، به افت ولتاژ زیادی همانند مقاومت اهمی نیاز نداشته باشند.

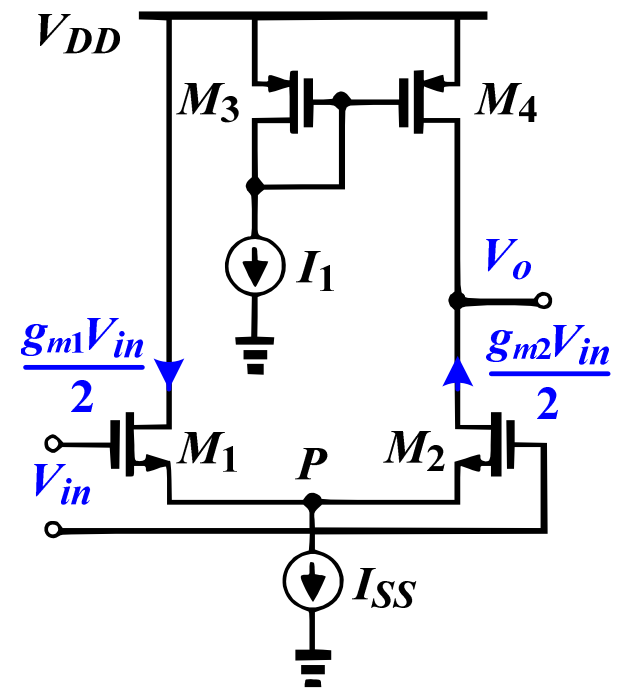
➤ در خروجی زوج تفاضلی می‌توان از بار فعال ساخته شده از آینه جریان استفاده کرد.

بهره حالت تفاضلی برابر است با:

➤ به دلیل عدم تقارن، گره P در حالت

ac زمین نیست:

➤ تنها جریان سیگنال-کوچک M_2 به خروجی می‌رود و جریان M_1 به هدر می‌رود:



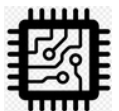
$$A_V = V_O / V_{in} = G_m R_O$$

$$R_O = r_{O2} \left(1 + \frac{g_{m2}}{g_{m1}} \right) // r_{O4} = 2r_{O2} // r_{O4}$$

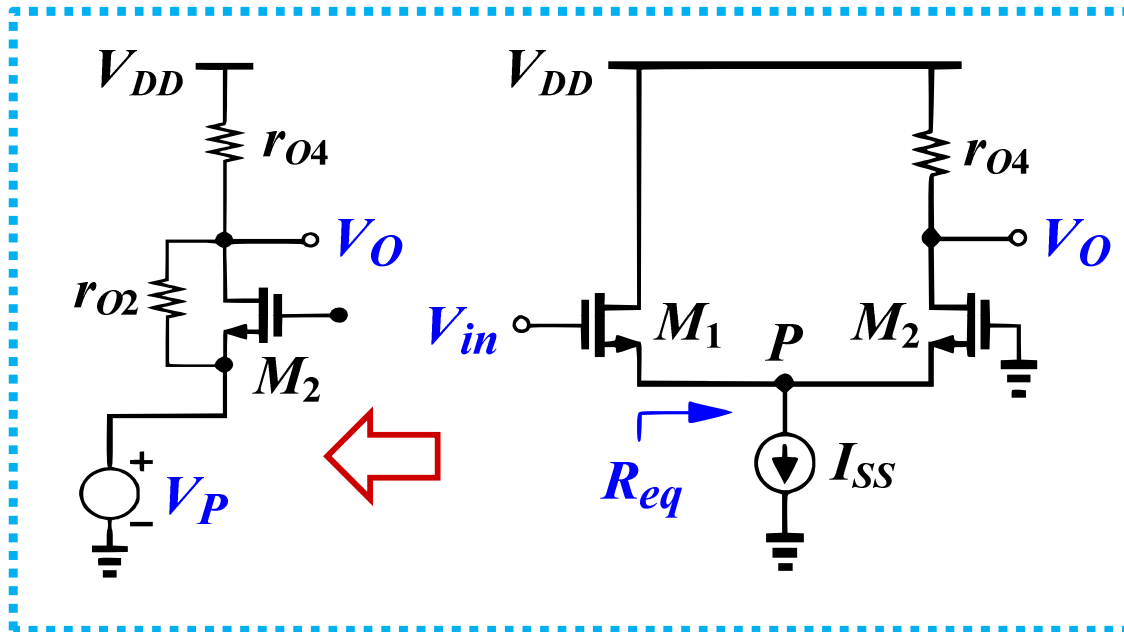
$$G_m = g_{m2} / 2$$

$$\begin{cases} g_m = g_{m1} = g_{m2} \\ r_O = r_{O1} = r_{O2} \end{cases}$$

$$A_V = G_m R_O = \frac{g_{m2}}{2} (2r_{O2} // r_{O4}) = \frac{g_m r_O}{3}$$



محاسبه بهره ولتاژ به شکل مستقیم



○ در مدار قبل، بار فعال M_4 معادل با

مقاومت r_{O4} در نظر گرفته می شود.

برای محاسبه بهره، V_P / V_{in} و نیز V_O / V_P را حساب می کنیم.

○ بعد از محاسبه مقاومت معادل R_{eq} در

سورس M_1 ، این ترانزیستور تبدیل به

دنبال کننده سورس با مقاومت بار R_{eq}

می شود :

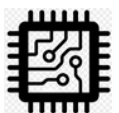
مقاومت ورودی M_2 در

آرایش گیت مشترک :

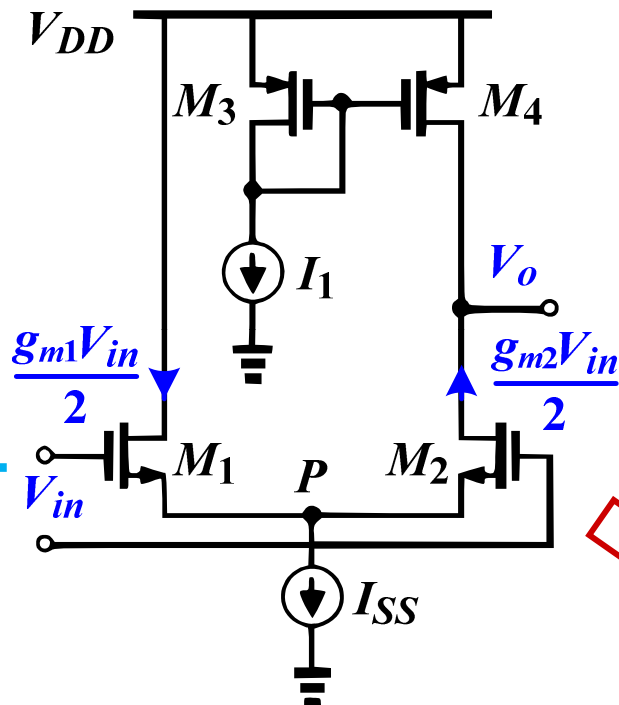
$$R_{eq} = \frac{1}{g_{m2}} \left(1 + \frac{r_{O4}}{r_{O2}} \right)$$

$$g_{m1} = g_{m2} = g_m$$

$$\left[\begin{aligned} \frac{V_P}{V_{in}} &= \frac{R_{eq} // r_{O1}}{R_{eq} // r_{O1} + 1/g_{m1}} = \frac{g_{m1} r_{O1} (r_{O2} + r_{O4})}{(1 + g_{m1} r_{O1})(r_{O2} + r_{O4}) + g_{m2} r_{O1} r_{O2}} \\ \frac{V_O}{V_P} &= \frac{r_{O4}}{\frac{1}{g_{m2}} \left(1 + \frac{r_{O4}}{r_{O2}} \right)} = \frac{g_{m2} r_{O2} r_{O4}}{r_{O2} + r_{O4}} \end{aligned} \right. \Rightarrow \frac{V_O}{V_{in}} = \frac{g_m r_O}{3}$$

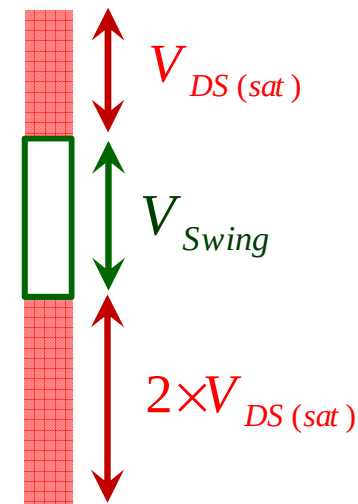
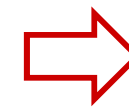
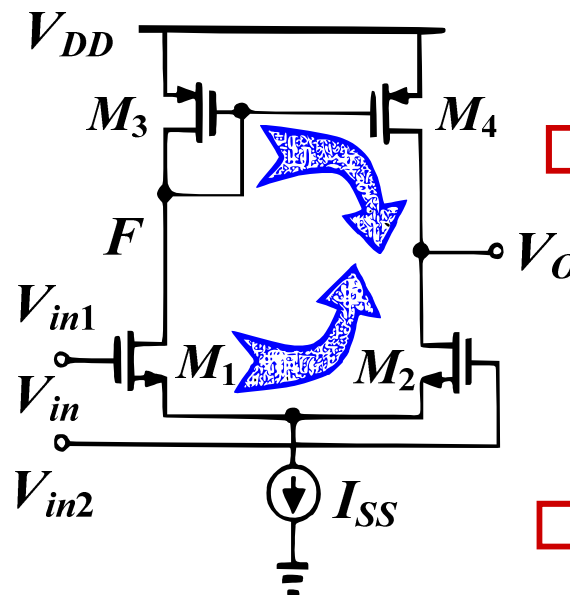


زوج تفاضلی با بار فعال



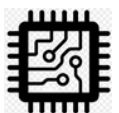
○ در ساختار شکل، جریان سیگنال-کوچک M_1 به خروجی
راه پیدا نمی کند و به هدر می رود!

○ با انتقال جریان سیگنال-کوچک M_1 به خروجی می توان
بهره ولتاژ را افزایش داد.

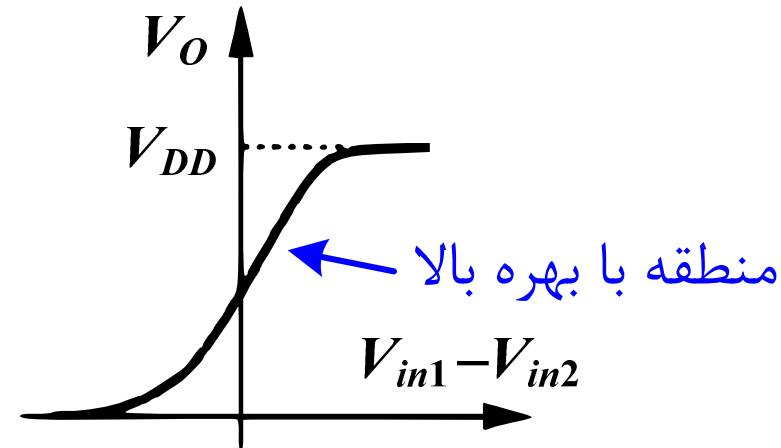
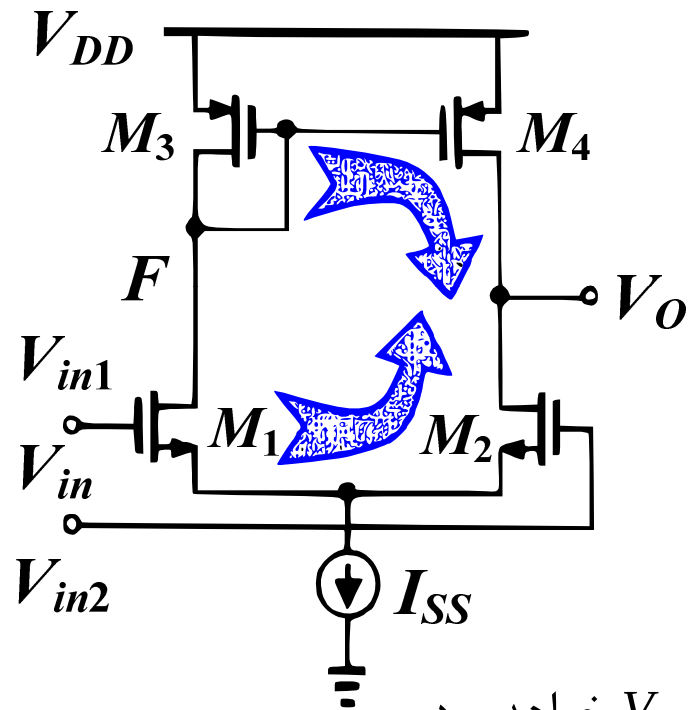


◀ جریان سیگنال-کوچک M_1 ، با
استفاده از آینه جریان M_3-M_4
به خروجی راه پیدا می کند.

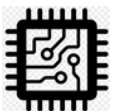
◀ نشان خواهیم داد: $\frac{V_O}{V_{in}} = \frac{g_m r_O}{2}$



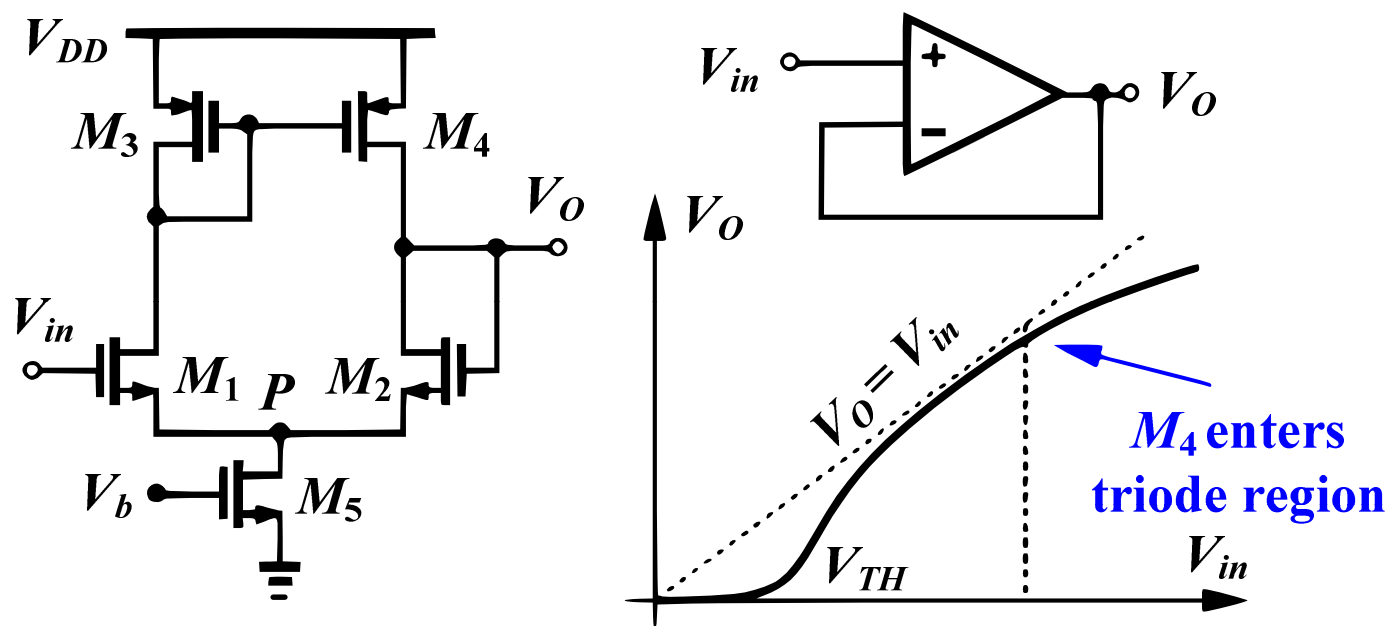
تحلیل سیگنال - بزرگ



- اگر V_{in1} بسیار منفی تر از V_{in2} باشد، جریان M_4 برابر با صفر و $V_O = 0$ خواهد بود.
- با نزدیک شدن V_{in1} به V_{in2} ، جریان آینه شده M_4 بزرگتر از صفر شده و ولتاژ خروجی به اختلاف I_{D4} و I_{D2} ربط پیدا خواهد کرد (منطقه با بهره بالا).
- به ازای تفاوت جزئی بین V_{in1} و V_{in2} ، M_4 و M_2 هر دو در ناحیه اشباع بوده و بهره افزایش خواهد یافت.
- هرچه V_{in1} از V_{in2} بیشتر شود، V_O نیز بیشتر می شود.



مثال



○ مشخصه ورودی -

خروجی بافر ولتاژ با

بهره واحد شکل را رسم

کنید. خروجی به پایه

ورودی منفی و با ۱۸۰

درجه اختلاف فاز نسبت

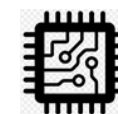
به آن وصل شده است.

○ با شروع از $V_{in} = 0$ و به ازای ولتاژهای کمتر از ولتاژ آستانه، ترانزیستورهای M_1 ، M_3 و M_4 خاموش مانده

و M_2 و M_5 در ناحیه تریود عمیق (مقاومتی) قرار می گیرند. لذا خروجی برابر با صفر می شود.

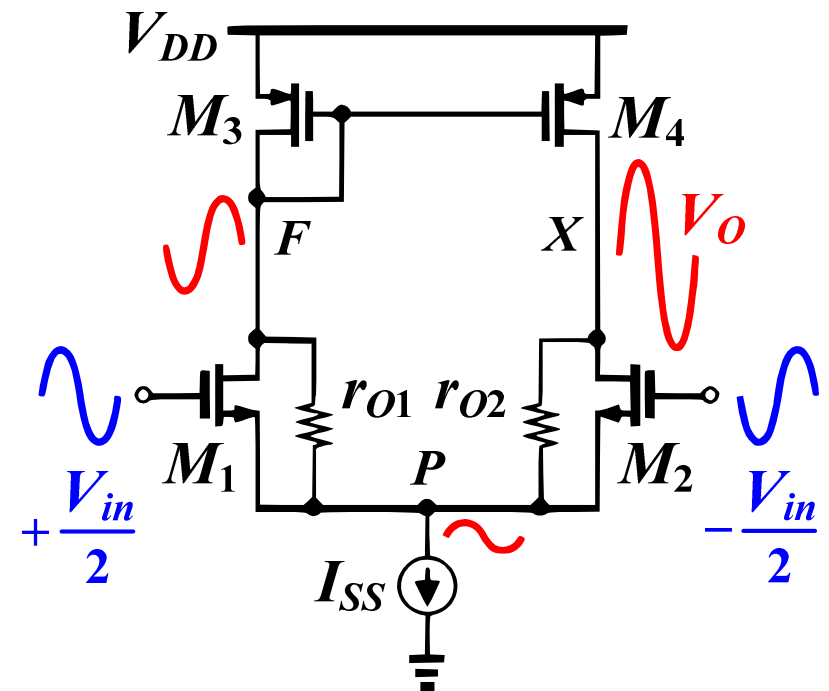
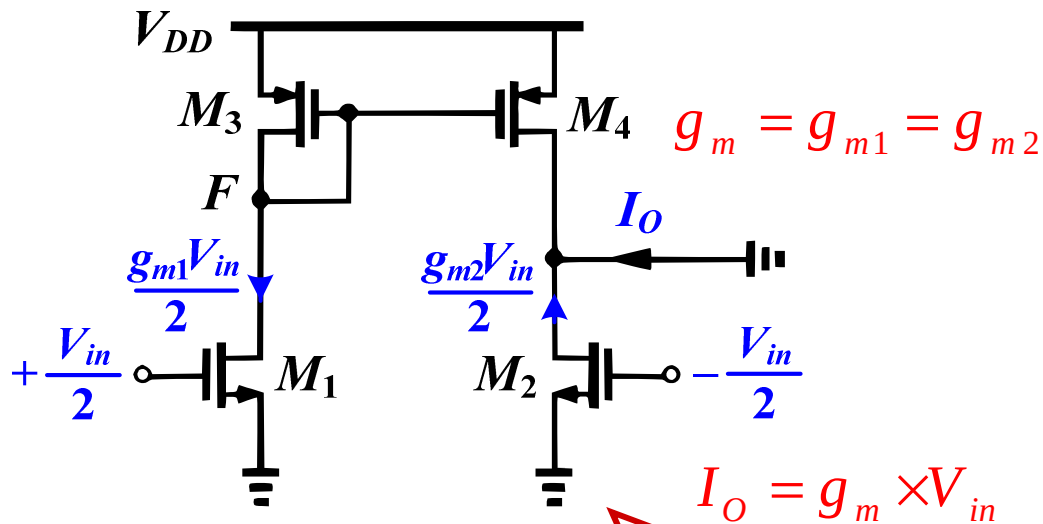
○ با افزایش V_{in} ، ترانزیستورهای M_1 ، M_3 و M_4 روشن می شوند و $V_O \approx V_{in}$ می شود (شکل).

○ با افزایش بیشتر V_{in} و در نتیجه V_O ، M_1 و M_4 وارد ناحیه تریود شده و جریان آنها و نیز ولتاژ خروجی، با سرعت پایین تری افزایش خواهند یافت.



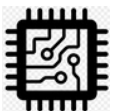
تحلیل سیگنال-کوچک حالت تفاضلی

- با توجه به امپدانس پایین گره F و امپدانس بالای X وضعیت نوسان ولتاژ آنها بسیار متفاوت است.
- ◀ گره P را تقریباً می‌توان زمین مجازی در نظر گرفت. با این فرض و با توجه به تقارن مدار:

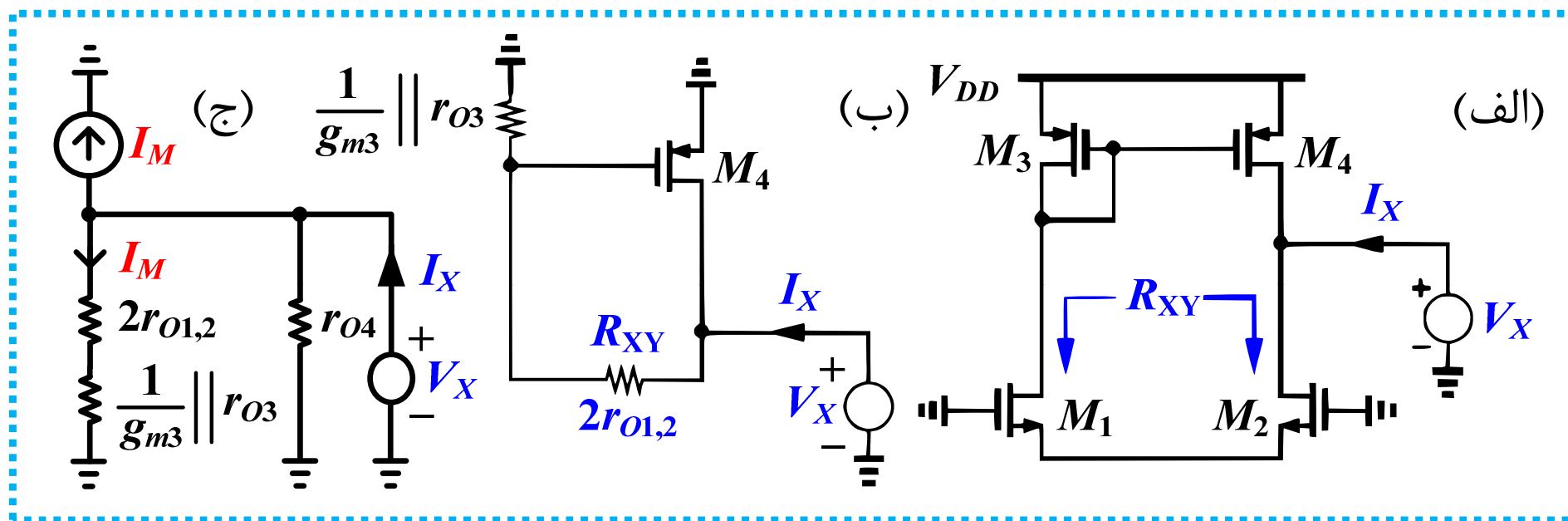


$$\begin{cases} I_{D2} = -g_{m2} V_{in} / 2 \\ I_{D1} = |I_{D3}| = |I_{D4}| = g_{m1} V_{in} / 2 \end{cases} \quad \begin{cases} G_m = I_O / V_{in} = g_m \\ R_O = r_{O2} // r_{O4} \end{cases} \quad \begin{cases} A_V = G_m R_O = g_m \times r_{O2} // r_{O4} \end{cases}$$

اثبات دقیق در اسلاید بعدی



محاسبه مقاومت خروجی



○ با توجه به بی نهایت بودن مقاومت منبع جریان I_{SS} شکل (الف)، هر جریان متناوبی که در M_1 جاری شود

عیناً از M_2 هم می گذرد. لذا مقاومت های خروجی آنها سری می شوند:

$$R_{XY} = 2r_{O1,2}$$

○ جریان عبوری از R_{XY} روی M_4 آینه می شود (شکل های (ب)

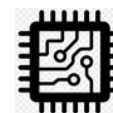
و (ج)). لذا مقاومت خروجی برابر است با:

$$I_X = \frac{V_X}{r_{O4}} + \frac{2 V_X}{2r_{O1,2} + 1/g_{m3} // r_{O3}}$$

$$\frac{1}{R_O} = \frac{I_X}{V_X} = \frac{1}{r_{O4}} + \frac{2}{2r_{O1,2} + 1/g_{m3} // r_{O3}}$$

$$2r_{O1,2} \gg (1/g_{m3}) // r_{O3}$$

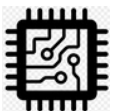
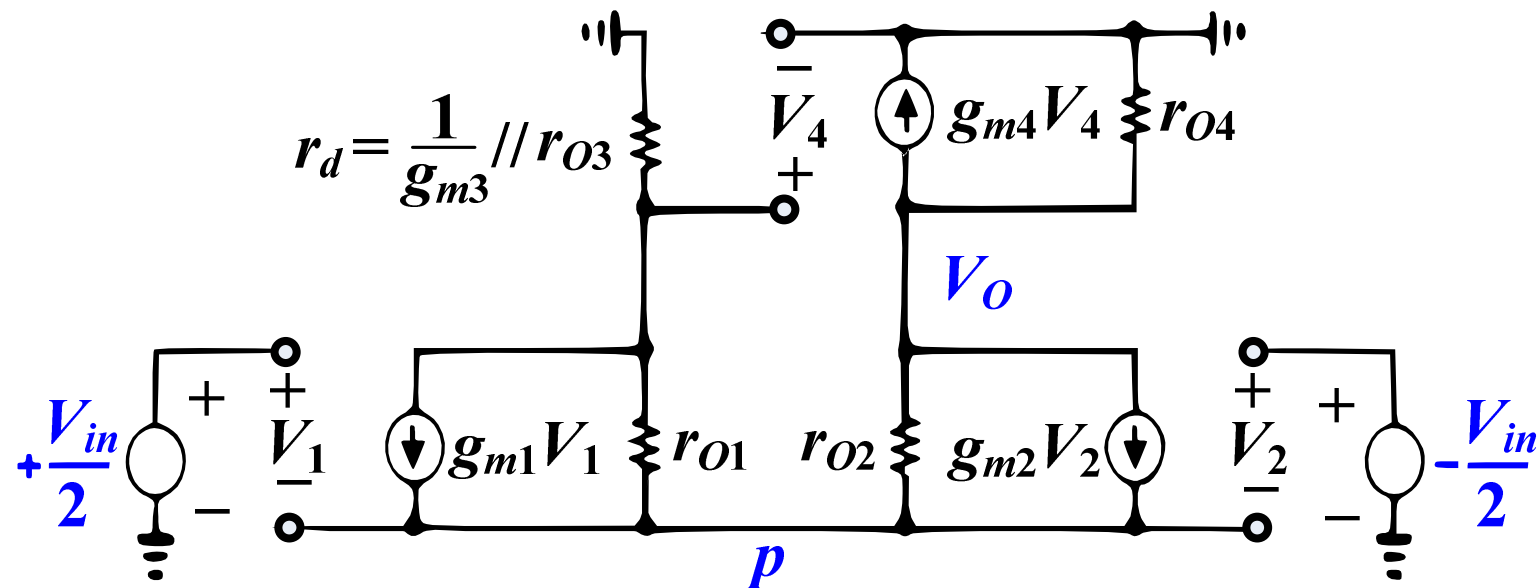
$$R_O \approx r_{O2} // r_{O4}$$



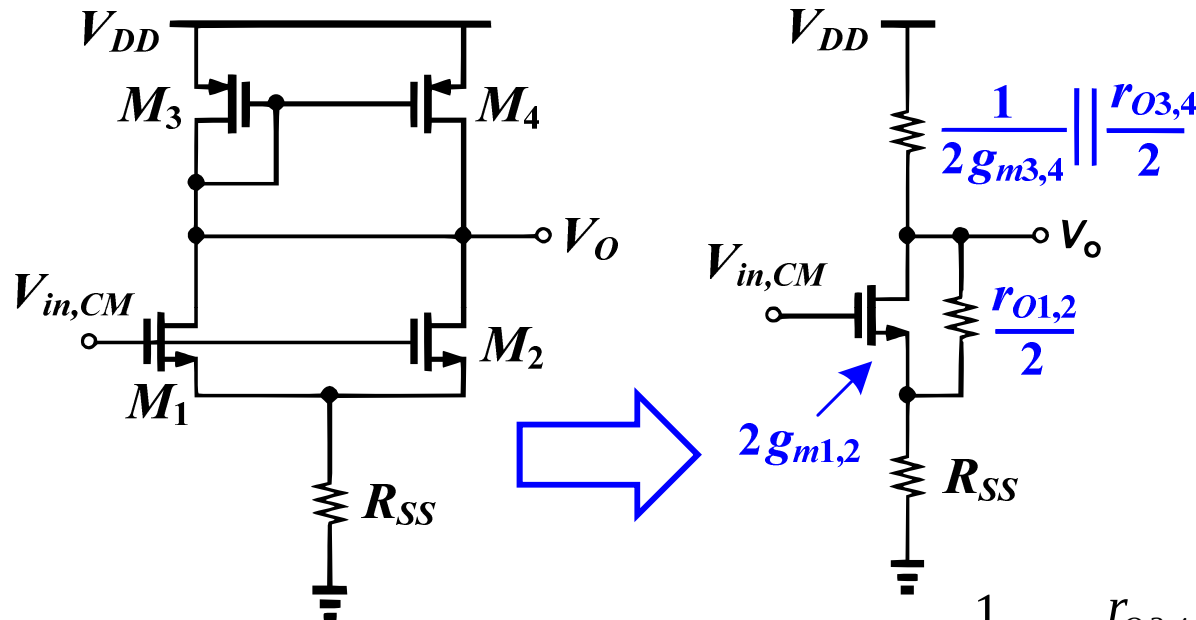
تحلیل بهره ولتاژ حالت تفاضلی

○ به عنوان تمرین نشان دهید که بهره ولتاژ حاصل از تحلیل دقیق مدار معادل سیگنال - کوچک (شکل پایین صفحه) برابر است با :

$$|A_V| = g_{m1}(r_{O2} // r_{O4}) \frac{2g_{m4}r_{O4} + 1}{2(g_{m4}r_{O4} + 1)} \approx g_{m1}(r_{O2} // r_{O4}) = G_m R_O$$



تحلیل حالت مشترک تقویت کننده تفاضلی با بار فعال



$$A_{CM} = \frac{\partial V_O}{\partial V_{in,CM}} \approx - \frac{\text{مقاومت بار}}{\text{مقاومت سورس}} \approx - \frac{\frac{1}{2g_{m3,4}} // \frac{r_{O3,4}}{2}}{R_{SS} + \frac{1}{2g_{m1,2}}}$$

$$CMRR = \frac{A_{DM}}{A_{CM}} \quad \begin{array}{l} \text{بهره حالت تفاضلی} \\ \text{بهره حالت مشترک} \end{array}$$

$$= g_{m1,2} (r_{O1,2} // r_{O3,4}) \frac{g_{m3,4} (1 + 2g_{m1,2} R_{SS})}{g_{m1,2}} = g_{m3,4} (1 + 2g_{m1,2} R_{SS}) (r_{O1,2} // r_{O3,4})$$

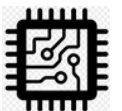
○ با توجه به تقارن، می توان ورودی و خروجی را به هم وصل کرد.

○ با توجه به موازی شدن دو منبع جریان $g_m V_{GS}$ ورودی، هدایت انتقالی ترانزیستور معادل دو برابر می شود.

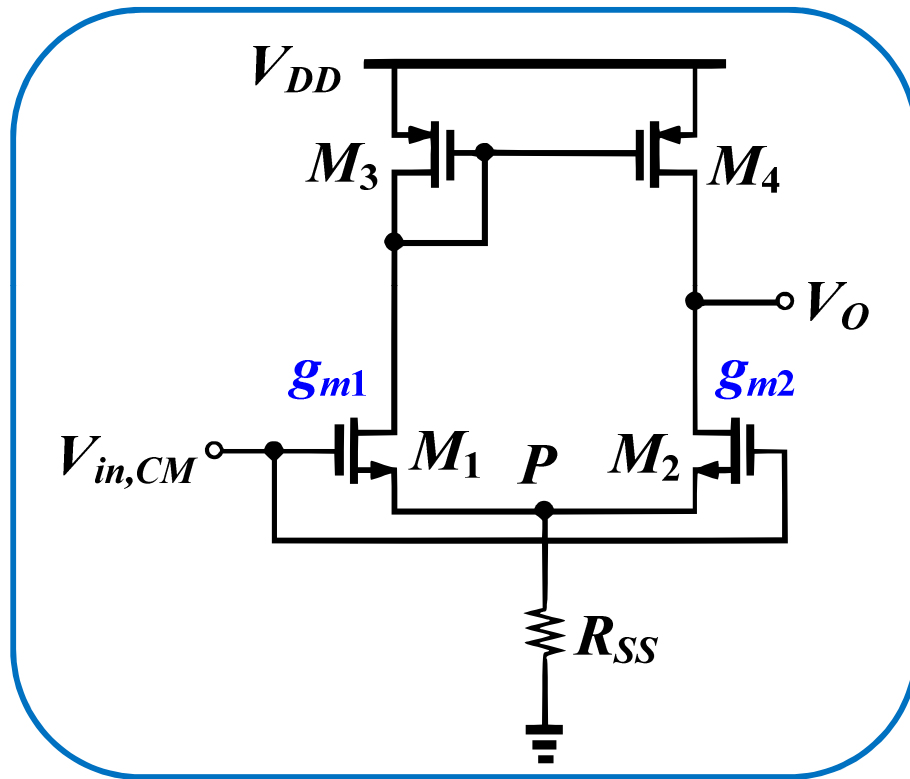
○ بهره حالت مشترک ساختار سورس مشترک حاصل برابر است با:

$$\approx - \frac{g_{m1,2}}{g_{m3,4}} \left(\frac{1}{1 + 2g_{m1,2} R_{SS}} \right)$$

○ نسبت حذف حالت مشترک :



عدم تقارن ترانزیستورهای ورودی تقویت کننده تفاضلی



○ در اثر عدم تقارن ناشی از پروسه ساخت، هدایت انتقالی ترانزیستورهای ورودی می توانند اندکی با یکدیگر اختلاف داشته باشند.

○ مشابه با اثبات موجود در فصل چهارم (محاسبه ولتاژ گره P بر حسب ورودی ها و بدست آوردن خروجی ها از روی آن)، نشان دهید که بهره سیگنال - کوچک خروجی تفاضلی به ورودی از رابطه زیر بدست می آید:

$$\frac{\partial V_O}{\partial V_{in,CM}} \approx \frac{-g_{m2}/g_{m3}}{1 + (g_{m1} + g_{m2})R_{SS}} + \underbrace{(g_{m1} - g_{m2}) \left[\frac{r_{O1,2}}{1 + (g_{m1} + g_{m2})R_{SS}} + r_{O3} \right]}_{A_{CM-DM}}$$

A_{CM-DM} بهره انتقالی حالت مشترک به حالت تفاضلی

